CONVERSIONE A/D

La conversione A/D consiste nel ricavare, a partire da una tensione di ingresso che può assumere un certo valore all'interno di una certa dinamica, una stringa di bit che, secondo una certa codifica, è legata alla tensione di ingresso stessa. Le codifiche utilizzate sono molte, ma noi per semplicità ipotizzeremo che il numero che si ottiene dalla conversione sia proporzionale alla tensione di ingresso.
Una conversione A/D può essere importante quando dobbiamo fare una elaborazione del segnale. Inoltre, praticamente tutti gli strumenti moderni lavorano con segnali numerici.
Una operazione di questo tipo è formata da due sottosistemi fondamentali: una parte di sample/hold e una di conversione vera e propria.

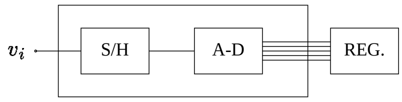


Fig.98 − schema a blocchi della conversione A/D

Ci saranno anche altri terminali che servono per operazioni di controllo e di gestione della comunicazioni tra l'esterno e il sistema (ad esempio ci sarà un ingresso che comanderà il sistema a effettuare la conversione e un collegamento di uscita che informerà l'esterno che il dato convertito è pronto).
Ci sono diversi tipi di convertitori A/D come i SAR, i flash, i convertitori a inseguitore, i convertitori a contatore, i convertitori a singola e doppia rampa e altri.
Spesso esiste un compromesso tra accuratezza, ovvero risoluzione, e velocità: man mano che si va verso oggetti più veloci, diminuisce la risoluzione dell'oggetto e a seconda della applicazione useremo un tipo piuttosto che un altro.
Siccome l'uscita è una stringa di bit, la risoluzione sarà legata alla massima tensione misurabile e al numero di bit usati per la conversione. Ad esempio con un fondo scala di 10V e con un numero di bit pari a 8 avremo che la risoluzione sarà data da $1/2^8$ = cioè lo 0,4% del FS, mentre la sensitività e di circa 4 mV ($10/2^8$).
In fig.99 è mostrata la caratteristica ingresso/uscita di un convertitore A/D ideale.

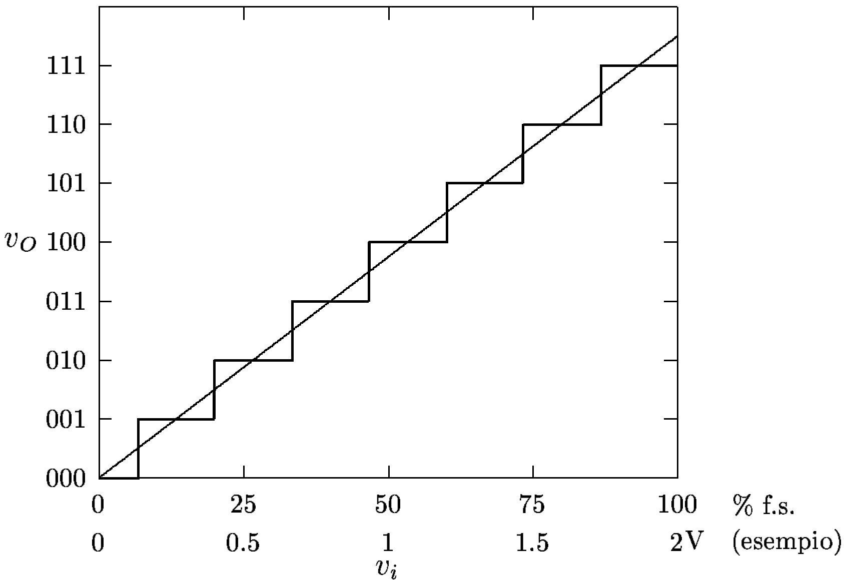


Fig. 99 − caratteristica ingresso/uscita di un convertitore A/D

La tensione di ingresso può assumere un valore continuo da 0 ad un valore massimo V_M, mentre il valore in uscita è pari a $Nu = b_n 2^n + b_{n-1} 2_{n-1} + ... + bo$ con b_i (i=0 ... n) che può assumere valore 0 o 1.
Quindi l'uscita può assumere valori discreti da 0 a 2^{n-1}.
È naturale che, a causa della diversità dell'ingresso, che è una quantità continua, e l'uscita, che è una quantità discreta, ci sia un errore detto **errore di quantizzazione** che dipende dalla differenza tra uscita e ingresso e che ha andamento raffigurato in fig.100.

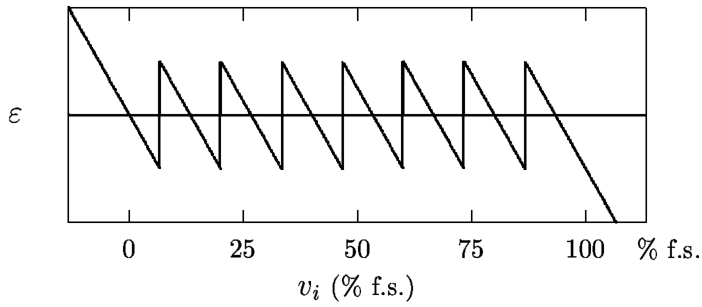


Fig. 100 − andamento dell’errore di quantizzazione

L’accuratezza teorica in questo caso è di ±½ LSB e al di sotto di questo valore non si può andare. All’errore di quantizzazione se ne aggiungono altri che però possono essere limitati. Abbiamo, infatti, l’errore di offset, di scala e di linearità.
L’errore di offset è quello che fa traslare verso destra o sinistra la caratteristica ingresso/uscita. Questo errore può essere dovuto, ad esempio, al fatto che nell’operazione di sample/hold ci sono degli operazionali che introducono l’effetto dei loro generatori di offset.
L’errore di scala consiste nel fatto che, anziché centrata su una retta a 45° (quella tratteggiata in fig.99),la caratteristica ingresso/uscita è centrata su una retta inclinata con angoli diversi. Questo accade perché in genere c’è uno stato di amplificazione che serve ad adattare la dinamica dell’ingresso a quella del convertitore: se, ad esempio, questa amplificazione, che dovrebbe amplificare 1000, amplifica 1001 avremo una inclinazione della retta diversa da 45°.
Infine, abbiamo l’errore di linearità quando la "scalinata" non è centrata attorno a una retta, ma a una curva, come ad esempio un arco di parabola.
L’accuratezza dipenderà dall’effetto combinato di questi tre errori sistematici.
La precisione di un convertitore, invece, dipende dal valore che stiamo misurando. Infatti, se ci troviamo al centro di un livello di quantizzazione dell’ingresso, anche se ci sono delle fluttuazioni, vedremo sempre la stessa uscita, ottenendo una precisione massima. Però se l’ingresso si trova al limite di una zona di quantizzazione, basta poco per causare un’uscita diversa in tempi diversi, causando una pessima precisione. In genere la precisione viene fornita dal costruttore nelle condizioni peggiori e ne deriva che essa non potrà essere migliore della risoluzione. Più è alto il numero di bit, migliore è la precisione dello strumento.
Definiamo, infine, la **velocità di conversione** come l’inverso del tempo di conversione, definito a sua volta come il tempo necessario per convertire un segnale di ingresso con una serie di bit (con i circuiti più veloci, si sono ottenuti dei convertitori a 14 bit con una velocità di 1Gsample/sec e cioè capaci di convertire un miliardo di campioni al secondo).
All’interno del convertitore A/D esiste quasi sempre un convertitore D/A, quindi apriamo una parentesi su questi dispositivi prima di procedere alla descrizione dei convertitori A/D.
Il convertitore D/A è un dispositivo che ricava, da una parola binaria interpretata secondo un certo codice, una tensione proporzionale al numero rappresentato dalla parola stessa.
Un esempio di convertitore D/A è il convertitore a resistenze pesate.

CONVERTITORE A RESISTENZE PESATE

Lo schema equivalente è rappresentato nel caso di 3 bit di ingresso in fig.101.

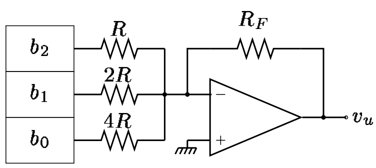


Fig.101− Convertitore D−A a resistenze pesate

In ingresso abbiamo in generale una parola pari a N= $b_{n-1}2^{n-1} + b_{n-2}2^{n-2} + ... + bo$, mentre su ogni filo di uscita dal registro c'è una tensione pari a 0V in corrispondenza di un bit 0 e una tensione V_R se il bit corrispondente è 1.
Poiché l'operazionale realizza un sommatore, sappiamo che:

$$V_u = -b_2 V_R \frac{R_F}{R} - b_1 V_R \frac{R_F}{2R} - B_0 V_R \frac{R_F}{4R} = \frac{-V_R}{4R} R_F (4 b_2 + 2 b_1 + b_0) \qquad (90)$$

Quindi, come si vede dalla (90), i bit vengono pesati differentemente a seconda della posizione all'interno della parola.
Il grosso problema che presenta questo dispositivo è che se avessi, ad esempio, 11 bit avrei bisogno di resistenze che vanno da R a 2^{10}R, cioè dovrei avere un range di valori di resistenze troppo elevate dal momento in cui questi oggetti devono essere integrati. Si pensi, a tal proposito, che le resistenze integrate vengono fatte con piste di silicio, ma il silicio ha una resistività non elevata anche se non drogato e, per fare resistenze di un certo valore, possono essere necessarie piste troppo lunghe.
Si potrebbe pensare, allora, di realizzare R piccola, ma così avremmo delle correnti troppo elevate.
Una soluzione alternativa è il convertitore ladder o R/2R.

CONVERTITORE LADDER (O R/2R)

Rappresentandolo nel caso di 3 bit, si ottiene lo schema in fig.102.

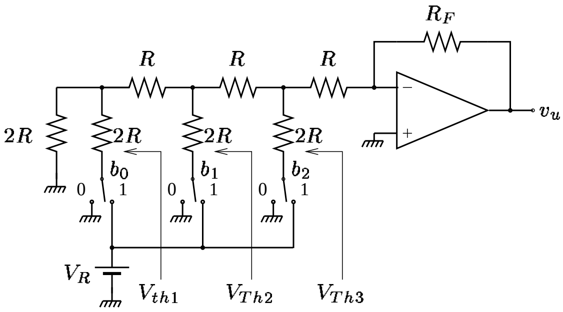
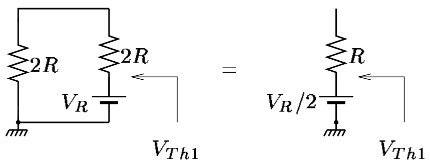
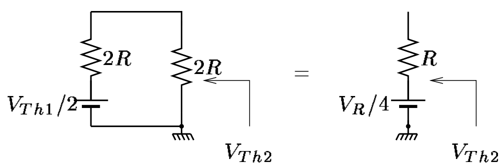


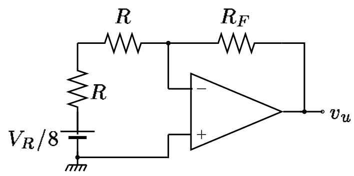
Fig. 102 − converitore D−A ladder (o R/2R)

Quando un bit è a 1, il corrispondente commutatore si trova nella posizione 1, altrimenti si trova nella posizione 0. I commutatori possono essere realizzati con le porte di trasmissione.
Usiamo ora il principio di sovrapposizione degli effetti per valutare il valore di Vu, partendo dal considerare l'azione del solo bit bo, supposto di valore pari a 1.
Dalla fig.102 si ricavano le seguenti equivalenze, basate su applicazioni successive del teorema di Thévenin:





infine, si ottiene:



Siccome l’operazionale in fig. 102, schematizzato successivamente con l’equivalente di Thevenin, è collegato in configurazione invertente, si ottiene che la tensione Vu’ dovuto all’effetto di b_0 è data da:

$$V'_u = -b_0 \frac{V_R}{8} \frac{R_F}{2R}$$

Con discorsi analoghi, si ottiene che l’effetto V''_u e V'''_u dovuti ai bit b_1 e b_2 è pari a:

$$V''_u = -b_1 \frac{V_R}{4} \frac{R_F}{2R} \qquad \text{e} \qquad V'''_P = -b_0 \frac{V_R}{2} \frac{R_F}{2R}$$

Per cui la tensione d’uscita vale

$$V_u = \frac{-V_R R_F}{16R}(4b_2 + 2b_1 + b_0)$$

Si ottiene, dunque, in uscita una tensione proporzionale alla parola binaria immagazzinata nei registri.
In questo caso, si osserva che possiamo usare resistenze di valore R e 2R.
Questo è il convertitore D/A più diffuso e le resistenze R e 2R devono essere note con alta precisione e tolleranza bassa. Per esempio, con un convertitore a 10 bit, non avrebbe senso fare resistenze con tolleranze non minori dello 0,1%. Per realizzare queste resistenze integrate si usano delle matrici di resistenze che possono essere regolate con un sistema automatico con un laser che brucia alcune parti della matrice a seconda della tensione di ingresso e in base a ciò che si misura in uscita. Con questi sistemi si possono realizzare convertitori a 16 bit con prezzi accessibili.

CONVERTITORI FLASH

Lo schema circuitale, nel caso in cui la conversione avvenga su 2 bit,è mostrato in fig.103. Questa è la realizzazione più semplice, almeno come idea, e più veloce.

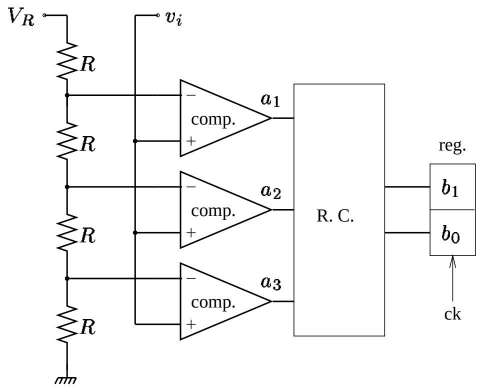


Fig. 103 − convertitore flash

Tutti gli operazionali sono alimentati con una batteria da 0−5V, cioè quando l’ingresso è negatico, in uscita abbiamo 0V, altrimenti abbiamo 5V. in pratica funzionano da semplici comparatori.
Se $Vi<V_R/4$ l’uscita di tutti gli operazionali è 0. Se $V_R/4<Vi<V_R/2$ allora solo l’operazionale 3 ha uscita 1. Se $V_R/2<Vi<3V_R/4$ le uscite degli operazionali 2 e 3 sono alte. Infine se $Vi>3V_R/4$ tutti gli operazionali

hanno uscita alta. Le uscite degli operazionali vanno in una rete combinatoria che ha la seguente tabella di verità:

A1	A2	A3	U1	U2
0	0	0	0	0
0	0	1	0	1
0	1	1	1	0
1	1	1	1	1

Sotto queste condizioni la caratteristica ingresso/uscita non èquella mostrata in fig.99, ma è traslata sul valore 1 e non su 0,5. Per riavere la caratteristica iniziale devo agire sulle resistenze.
Questo tipo di convertitore ha la caratteristica di essere velocissimo, nel senso che l'aggiornamento del registro avviene ogni impulso di clock e tutto in una volta sola. Il tempo di conversione dipende dalla velocità con cui si possono aggiornare i registri (dell'ordine dei nsec). Con questi si realizzano convertitori che vanno a centinaia di MHz se non qualche GHZ.
Il problema è che se ho 2 bit, come nel caso considerato, ho bisogno solo di 3 operazionali, ma se voglio convertire a 10 bit ho bisogno di $2^N - 1 = 1023$ operazionali. Quindi oltre un certo numero di bit (in genere 8) non si può andare perché diventa un problema integrare tuuti gli operazionali e tutte le resistenze necessarie. Si usano allora soluzioni alternative.

CONVERTITORE A CONTATORE

Lo schema circuitale è mostrato in fig.104.

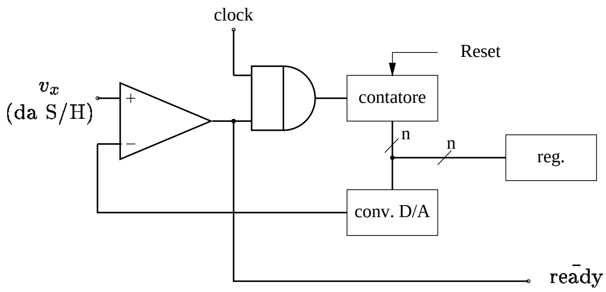


Fig. 104 − convertitore a contatore

Il contatore è un dispositivo che ogni volta che è sollecitato da un clock, aumenta l'uscita di una unità.
Vx è la tensione che dobbiamo convertire e l'operazionale lavora come un comparatore. Il reset azzera il contatore ogni volta che comincia una operazione di conversione e si suppone che il convertitore sia unipolare, cioè in grado di lavorare con tensioni di un solo segno (positive).
Inizialmente il contatore è 0, quindi l'uscuta del comparatore sarà alta (Vx>0). A ogni ciclo di clock si ha un incremento del contenuto del contatore finchè la tensione sull'ingresso invertente non raggiunge Vx. A questo punto l'uscita diventa bassa, il contatore smette di contare ed il suo contenuto sarà il valore della conversione della tensine Vx.
Quando il comparatore commuta e l'uscita diventa bassa, la transizione è intespretata come un segnale di fine conversione.
A monte del dispositivo si trova il sistema di campionamento, con una porta di trasmissione che fa in modo da fornire un campione Vx del segnale in ingresso, per poi sconnettersi dall'ingresso e mantenere questo valore sino all'arrivo del successivo.
Il problema di questo tipo di convertitore è che richiede un tempo di conversione variabile, in quanto dipendente dal valore di Vx, e che è pari a 2^NTc (con Tc = periodo del clock) e che quindi può essere troppo alto. Una variante di questo dispositivo è il convertitore a inseguimento (tracking).

CONVERTITORE A INSEGUIMENTO (TRACKING)

La variante che apporta questo sistema, rappresentato in fig.105, permette di avere in uscita una parola binaria che segue costantemente l'ingresso senza avere segnali di reset o fine conversione.

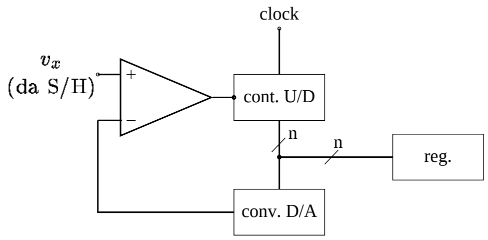


Fig.105 − convertitore tracking

Il contatore up−down è un dispositivo che, ogni volta che arriva un impulso di clock, conta in maniera progressiva o regressiva a seconda che l'ingresso sia positivo o negativo. Supponiamo che inizialmente, cioè quando si accende lo strumento, il contatore parta da zero. Tutto funziona come prima e, quando Vx viene superato, la tensione su A diventa negativa (−Vo) e il contatore conta all'indietro facendo in modo che la tensione sull'ingresso invertente dell'operazionale vada al di sotto di Vx. Procedendo in questa maniera, se Vx si mantiene costante, si osserverà una oscillazione della parola di uscita attorno a Vx. Questa oscillazione sarà di entità corrispondente al bit meno significativo.
Se Vx varia (lentamente rispetto al tempo necessario per far richiudere il ciclo di controllo) non c'è bisogno di nessun bit di reset o fine conversione, perché se Vx diminuisce, la parola di uscita seguirà la variazione di Vx.
Il vantaggio di questo sistema è che, inseguendo l'ingresso, il tempo di conversione può essere eventualmente lungo quando il contatore è resettato (quindi per la conversione del primo campione di Vx), ma poi man mano che varia la Vx, esso non deve ripartire da 0, ma dal valore in cui si trovava la Vx prima della variazione.
Il problema, invece, è la presenza di una oscillazione, anche se Vx è costante, che in alcuni casi può creare problemi.

CONVERTITORE SAR

Abbiamo visto che i convertitori a contatore e a tracking hanno il problema (più critico nei primi che nei secondi) di avere tempi di conversione che possono essere molto elevati. Un sistema che permette di risolvere questo inconveniente è il cosiddetto convertitore ad approssimazioni successive(SAR).
Il principio di funzionamento è analogo a quello della ricerca logaritmica, cioè si parte dal bit più significativo (MSB) e si controlla se la grandezza da convertire è maggiore di $2^{n-2,}$ se n è il numero di bit. Ad esempio se n=3 avremo che il range dei valori in uscita è compreso tra 0 e 7 e la stringa "100" corrisponde a 4. Se la tensione da convertire è maggiore di 4, allora il bit più significativo viene memorizzato allo stato "1", altrimenti viene memorizzato allo stato "0". Si procede così anche per tutti gli altri bit.
Lo schema circuitale per n=3 è mostrato in fig.106.

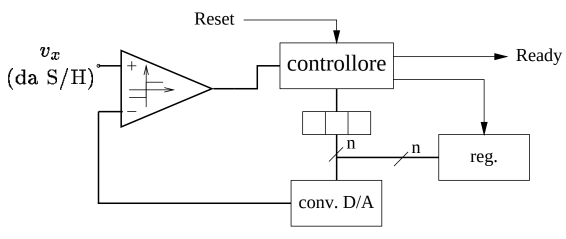


Fig.106 − convertitore SAR

Il controllore, inizialmente, mette 1 nel registro al posto del bit più significativo. Con la convenzione assunta, l’uscita del D/A è 4V. se Vx>4V l’uscita dell’operazionale sarà +Vo, altrimenti sarà −Vo. Nel primo caso nel registro viene memorizzato 1, altrimenti il controllore riporta a 0 il MSB del registro.
Questo procedimento viene applicato anche agli altri bit via via meno significativi.
Si vede come occorre un ciclo di clock per ogni bit, quindi con n cicli di clock effettuo la conversione, indipendentemente dalla grandezza in ingresso.
Il problema è che il sistema è più complesso dei precedenti, anche se attualmente questa complessità è abbastanza relativa. Convertitori di questo tipo ne esistono fino all’ordine dei MHz con più di 12 bit.

CONVERTITORE A SINGOLA RAMPA

Lo schema che mostra il principio di funzionamento del convertitore a singola rampa è mostrato in fig.107.

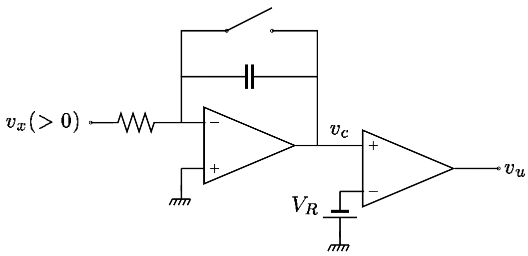


Fig. 107 − principio di funzionamento del convertitore a singola rampa

Inizialmente il tasto è chiuso. All’istante t=0 si apre il tasto, v_x carica il condensatore e in uscita all’integratore troviamo una rampa negativa (si suppone $v_x>0$). Dopo un certo periodo di tempo questa rampa diventa più bassa della tensione di riferimento presente all’ingresso invertente del comparatore. In questo momento Vu commuta da uno stato alto a uno basso. Se conto il tempo in cui avviene la commutazione (avrò bisogno di un orologio, cioè un contatore che conta ogni ciclo di clock) trovo che esso è inversamente proporzionale alla v_x (infatti più grande è la v_x più velocemente scende la rampa e prima avviene la commutazione del comparatore).
Per avere una proporzionalità diretta si usa uno schema diverso, rappresentato in fig. 108 che è poi lo schema vero e proprio del convertitore a singola rampa.

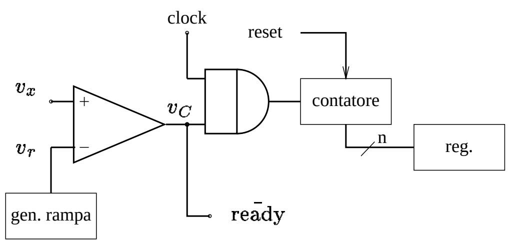


Fig. 108 − convertitore a singola rampa

Il generatore di rampa si ottiene integrando una tensione costante e quindi contiene una tensione di riferimento; esso è simile a quello rappresentato in fig.107.
Supponiamo che la tensione di riferimento del generatore di rampa sia negativa e quindi in uscita si ottiene una rampa positiva. Inizialmente l’uscita del comparatore è alta (stiamo misurando $v_x>0$). Con il passare del tempo la tensione sul terminale invertente aumenta sino a raggiungere la v_x. Quando accade ciò l’uscita diventa bassa. Finchè l’operazionale ha un livello alto, il contatore (azzerato all’istante t=0 che è lo stesso istante in cui parte la rampa) conta ogni volta che il clock è alto, ma nel momento in cui l’uscita del comparatore diventa bassa, il contatore smette di contare e ha in uscita un valore proporzionale a v_x.
Dall’uscita del comparatore proviene anche il segnale di fine conversione.

Il problema di questo dispositivo è che la misura sarà tanto più precisa quanto più precisa è la pendenza della rampa che a sua volta dipende da R e C del derivatore. Se si pensa che ci sono dei voltmetri a 8 cifre decimali che sono, quindi, in grado di misurare fino a 100 milioni. Dovrei essere in grado di conoscere la pendenza delle rampa con una precisione di una parte su 100 milioni e ciò è difficile da fare perché dovrei conoscere R e C del derivatore con tolleranze eccessivamente piccole.
A questo inconveniente si ovvia con il convertitore a doppia rampa.

CONVERTITORE A DOPPIA RAMPA

Lo schema circuitale è rappresentato in fig.108d.

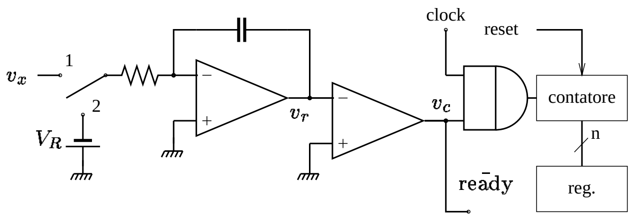


Fig. 108d − convertitore a doppia rampa

La tensione di riferimento V_R si riesce a fare con molta precisione, usando standard di lavoro che permettono di avere una precisione e accuratezza di qualche parte su milione.
Nella prima fase il commutatore si trova nella posizione 1 e quindi si avrà in uscita del derivatore una rampa negativa. Dopo un tempo T1, tale da fare in maniera che dopo questo tempo il contatore si ritrova a 0, dopo aver contato sino a 2^n-1, il commutatore viene portato alla posizione 2. L'uscita dell'integratore cambia pendenza che diventa positiva e più ripida visto che si utilizza una v_x che in modulo è minore di V_R. Nel momento in cui l'uscita attraversa, salendo, lo zero, cioè dopo T_2, osservo una commutazione all'uscita del comparatore da alta a bassa. Questo è il momento in cui il contatore smette di contare e nel registro viene memorizzato il contenuto del contatore.
In fig. 109 è rappresentato l'andamento dell'uscita dell'integratore.

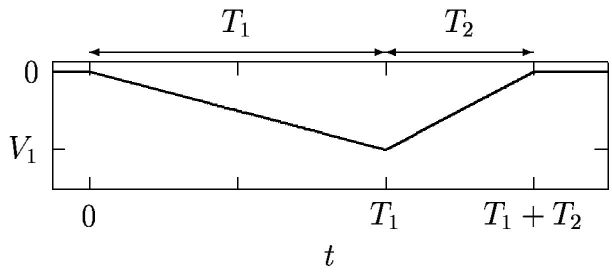


Fig. 109 − andamento della tensione di uscita dell'integratore nel convertitore a doppia rampa

Il risultato è che il tempo T_2 è proporzionale a v_x secondo la seguente relazione:

$$\frac{T_1}{T_2}=\frac{V_R}{v_x} \qquad (91)$$

Infatti:

$$V_1=\frac{Q_1}{C}=\frac{v_x T_1}{RC}$$

Inoltre si ha che, detta I_2 la corrente nel condensatore, T_2 soddisfa la relazione:

$$\frac{T_2 I_2}{C} = V_1$$

Infine:

$$\frac{T_2 V_R}{RC} = \frac{v_x T_1}{RC}$$

Da cui si ottiene la (91).
Anche se abbiamo incertezza su RC (in realtà anche se non la conosciamo; ci interessa conoscerla soltanto per evitare che l'integratore, durante T_1, vada in saturazione) esiste la (91) che fa in modo che v_x sia proporzionale a T_2 secondo un coefficiente di proporzionalità diretta fisso.
Questo oggetto ci permette di ottenere una notevole accuratezza perché siamo in grado di contare T_2 con orologi al quarzo che permettono una accuratezza di qualche parte per milione (stesso ordine di V_R).
La precisione, inoltre, è superiore all'accuratezza perché si riesce a realizzare questo sistema con elevata stabilità; ecco perché ha senso utilizzare voltmetri con 8 cifre decimali.