

Sistema di acquisizione e distribuzione dati

Il sistema di acquisizione e distribuzione dati, costituito da un insieme di dispositivi elettronici, è utilizzato per l'acquisizione di segnali analogici e digitali dipendenti da grandezze fisiche di varia natura (temperatura, velocità, umidità, ecc.) al fine di effettuare il controllo della grandezza in esame o anche semplicemente la visualizzazione, la memorizzazione o la trasmissione dei valori che essa assume.

Campi applicativi:

- Strumentazione di laboratorio ed elettromedicale
- Sistemi di rilevamento di dati ambientali
- Automazione industriale
- Ecc.

Per Sistema di acquisizione dati, si deve intendere qualsiasi sistema in grado di rilevare e memorizzare grandezze analogiche e/o digitali.

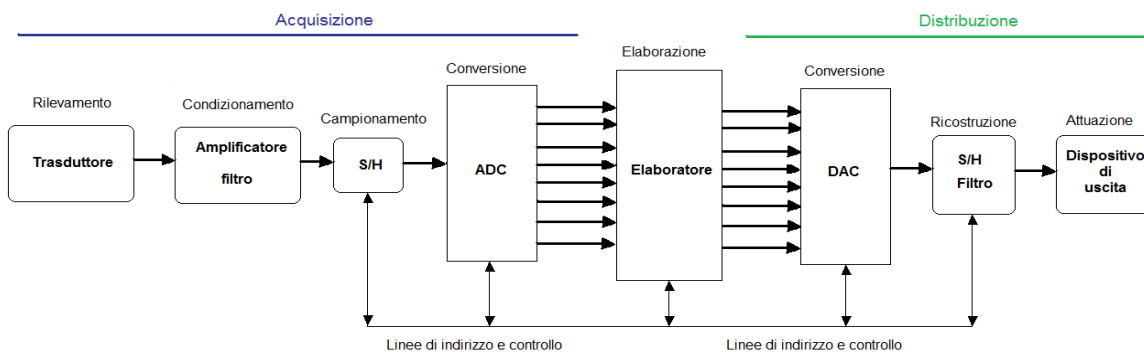
Il Sistema di distribuzione dati consiste nell'inviare segnali analogici o digitali ad attuatori come motori, dispositivi riscaldanti, relé, teleruttori, ecc.

Architettura generale di acquisizione e distribuzione dati

È composto da:

- Un sistema di misura (trasduttore) a contatto con il mondo fisico, in grado di rilevare grandezze fisiche come temperatura, pressione, velocità, umidità, ecc;
- Un sistema con un'unità centrale che fornisce i segnali di controllo e temporizzazione per i sottosistemi di acquisizione e di distribuzione. L'unità centrale esegue operazioni di elaborazione e memorizzazione.
- Un sistema di distribuzione che provvede a generare segnali di uscita che devono comandare motori, relé, ecc..

Architettura di una catena di acquisizione dati ad un solo canale



Acquisizione

Trasduttori

Il primo elemento da considerare è il trasduttore, la cui funzione tipica è di fornire in uscita una grandezza elettrica di valore proporzionale all'entità o alla variazione della grandezza fisica in esame.

Una termocoppia ad esempio fornisce una tensione proporzionale alla temperatura; un fotodiode fornisce una corrente proporzionale alla luminosità; un microfono fornisce un segnale proporzionale alla pressione dell'onda sonora.

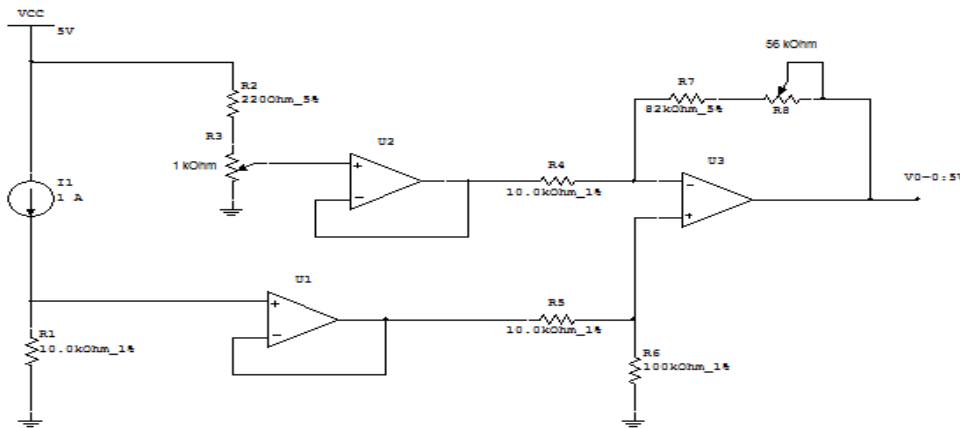
Circuito di condizionamento

I segnali forniti dai trasduttori sono in genere di ampiezza modesta mentre i convertitori sono in grado di convertire tensioni dell'ordine dei volt (con valori di fondo scala $VFS=\pm 5, 5, 10$ V); conviene pertanto provvedere un'adeguata amplificazione del segnale in modo che la sua escursione sia compatibile con i valori di tensione ammessi dal convertitore.

In particolare, i circuiti di condizionamento svolgono le seguenti funzioni:

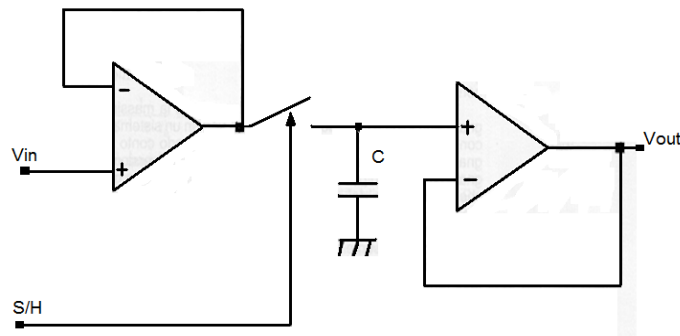
- Conversione corrente-tensione,
- Amplificazione e traslazione di livello,
- Isolamento (in modo da non sovraccaricare il trasduttore),
- Filtraggio (elimina i disturbi e limitano la banda del segnale),
- Linearizzazione.

Esempio di Circuito di condizionamento



Blocco S/H

Il circuito di Sample and hold campiona il segnale analogico da convertire, in un tempo relativamente breve, e lo mantiene stabile per tutta la durata della conversione.



L'uso del S/H si può evitare quando il segnale varia lentamente nel tempo.

Convertitore A/D

Il convertitore A/D ha il compito di trasformare il segnale analogico presente al suo ingresso in un segnale digitale a N bit. Ad un convertitore viene applicata una tensione continua particolarmente stabile detta tensione di riferimento (V_{ref}), anche detta tensione di fondo scala (V_{FS}). Il rapporto fra V_{FS} e due alla n , dove n è il numero dei bit, rappresenta la risoluzione del convertitore, ovvero la più piccola tensione che applicata all'ingresso produce un cambiamento del dato digitale in uscita.

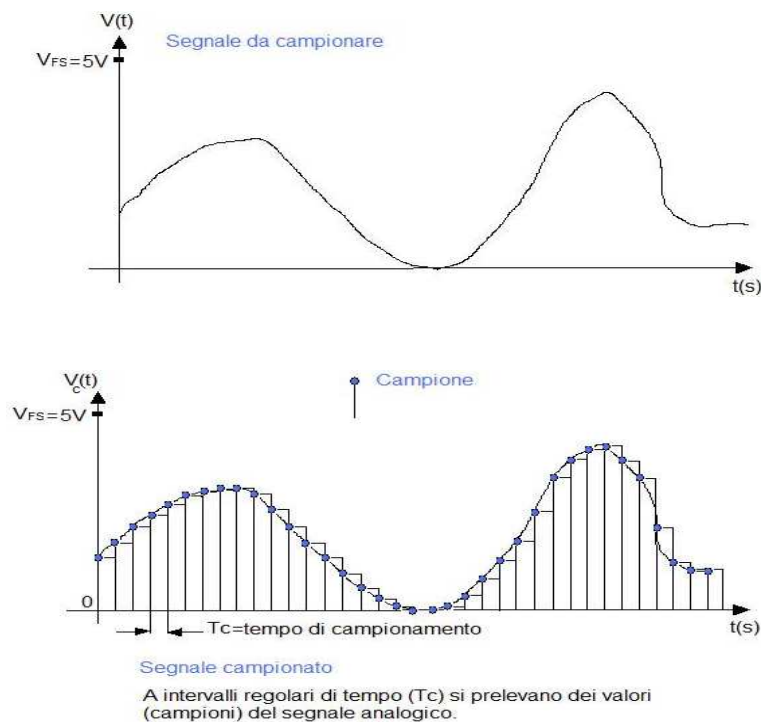
$$R = V_{FS} / 2^n$$

Campionamento e conversione A/D

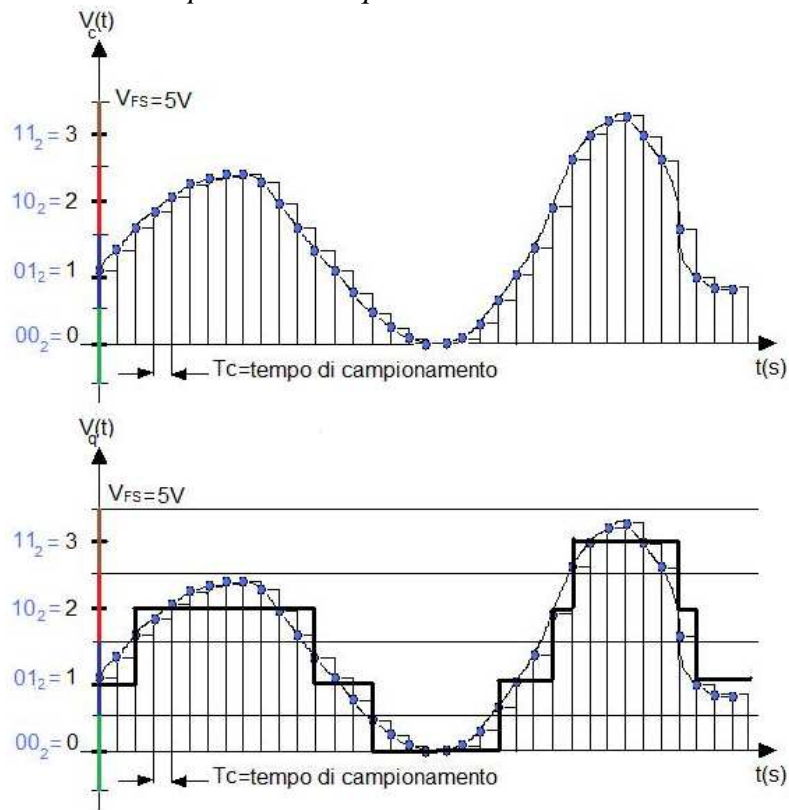
Ogni segnale analogico $V(t)$ può essere convertito in forma numerica attraverso due operazioni:

- Campionamento: si sostituisce il segnale analogico tempo-continuo con una serie di campioni analogici (teorema del campionamento $f_c > 2f_M$).
- Quantizzazione: l'ampiezza analogica dei campioni che ricadono in un intervallo è approssimata con un singolo valore (livello di quantizzazione). La distanza fra due livelli di quantizzazione contigui costituisce il passo di quantizzazione Q a cui corrisponde il valore del bit meno significativo (LSB: least significant bit). Ad ogni intervallo dell'asse delle ordinate si associa un valore digitale.

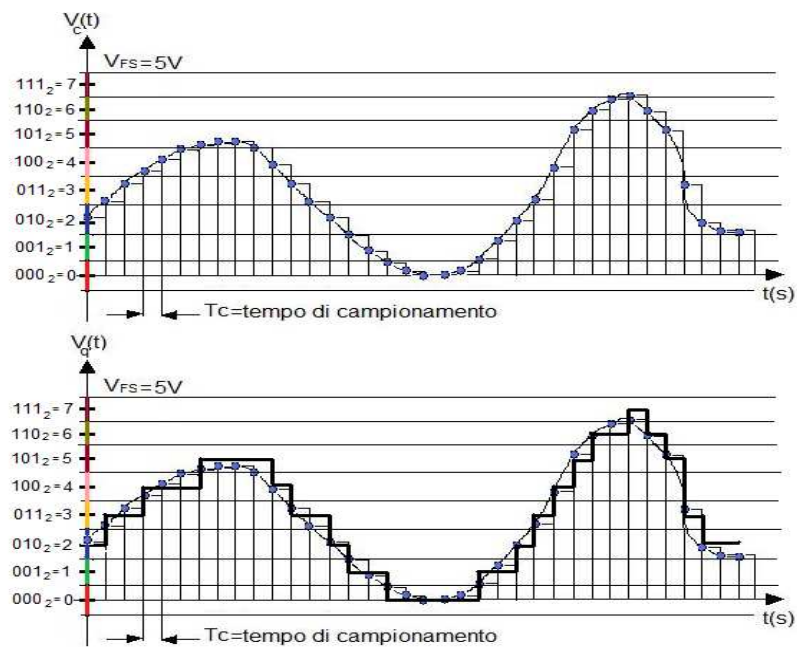
Operazione di campionamento



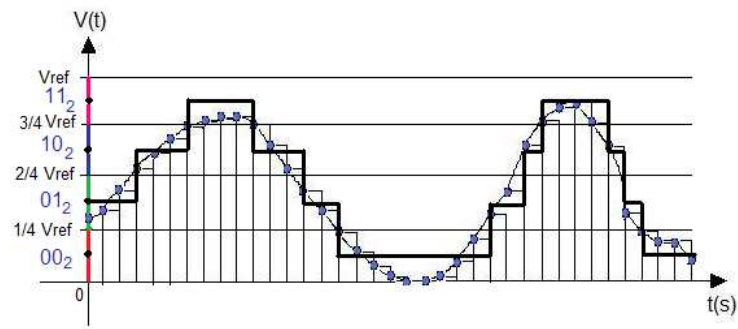
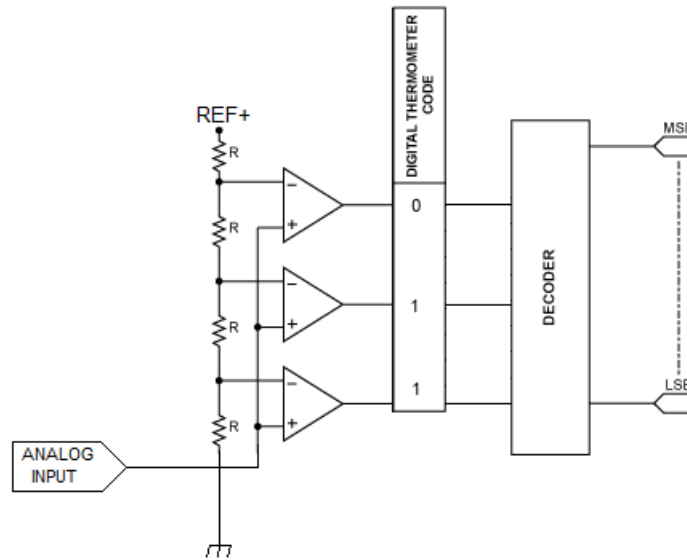
Operazione di quantizzazione a 2 bit



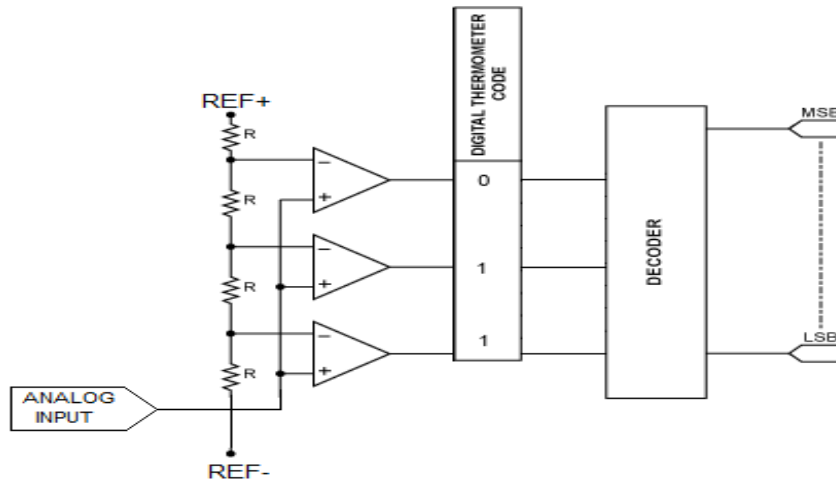
Operazione di quantizzazione a 3 bit

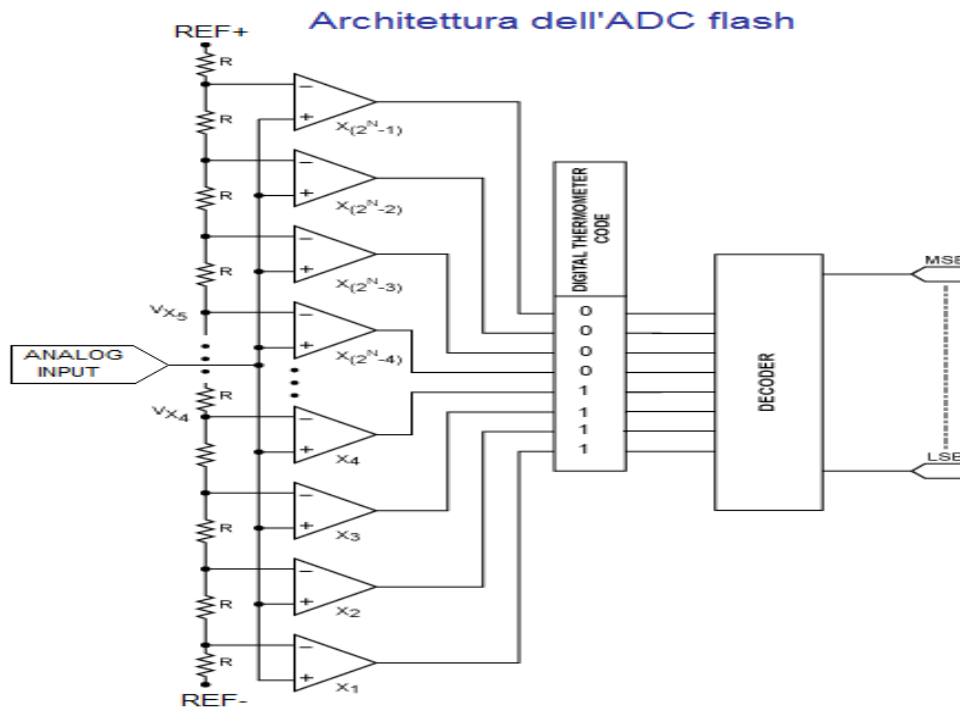
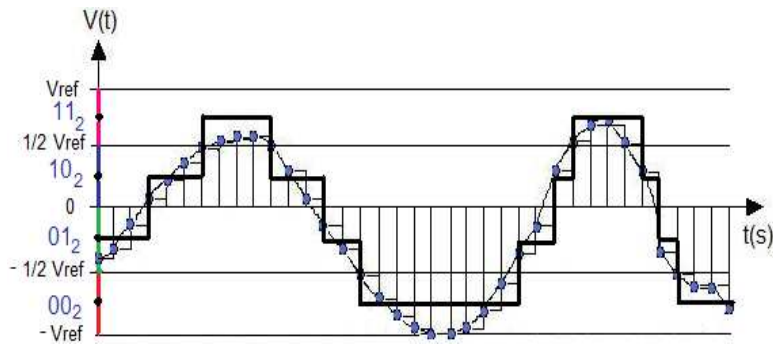


ADC flash unipolare a 2 bit



ADC flash bipolare a 2 bit

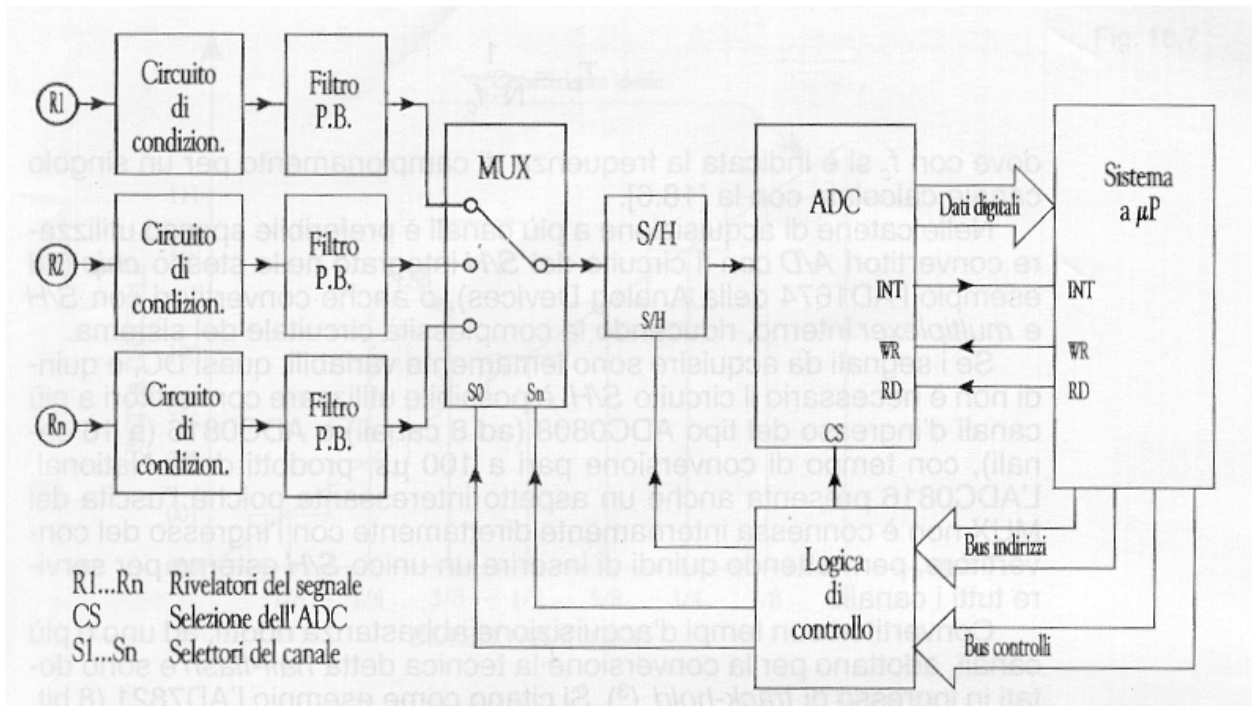




Logica di controllo

La logica di controllo, costituita normalmente da circuiti di decodifica, o eventualmente da circuiti di temporizzazione, riceve i segnali del bus indirizzi e di controllo del microprocessore e deve generare i segnali di abilitazione per il convertitore e quello per il campionamento e mantenimento del circuito S/H.

ARCHITETTURA DI UN SISTEMA DI ACQUISIZIONE MULTICANALE



Architettura di un sistema di acquisizione a multicanale

Quando è necessario rilevare più grandezze, il sistema di acquisizione diviene più complesso, composto da catene di acquisizione in parallelo e dipendenti una dalle altre almeno fino al filtro P.B. .

Nella figura riportata di seguito, le frequenze di campionamento non sono elevate. Questa soluzione prevede un unico circuito S/H ed un solo convertitore A/D, la selezione del canale è resa possibile dal multiplexer analogico (MUX), schematizzato con un commutatore elettronico a più ingressi ed una sola uscita.

Multiplexer Analogici

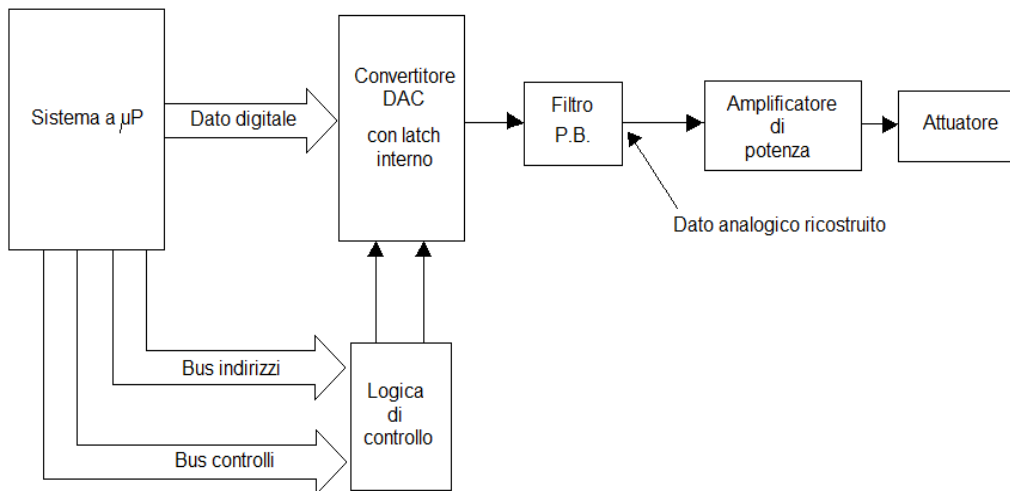
Un mux analogico è costituito da un certo numero di interruttori elettronici, realizzati o in tecnologia JFET o CMOS o MOSFET che devono presentare elevata resistenza nello stato di off (aperti) e basso in quello di on (chiusi).

Le uscite degli interruttori sono collegate tutte in parallelo e portate verso l'esterno come unica uscita.

Per mezzo di una decodifica interna è possibile chiudere un solo interruttore per volta portando così in uscita il solo segnale presente sull'interruttore che viene di volta in volta chiuso. Spesso il MUX è dotato anche di un ingresso di abilitazione (EN) che può disattivare tutti gli ingressi.

Distribuzione

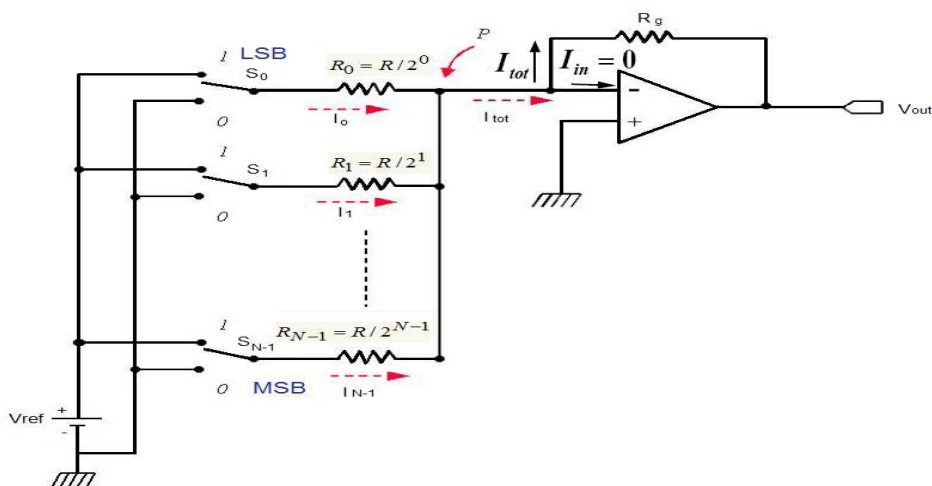
Sistema di distribuzione ad un solo canale



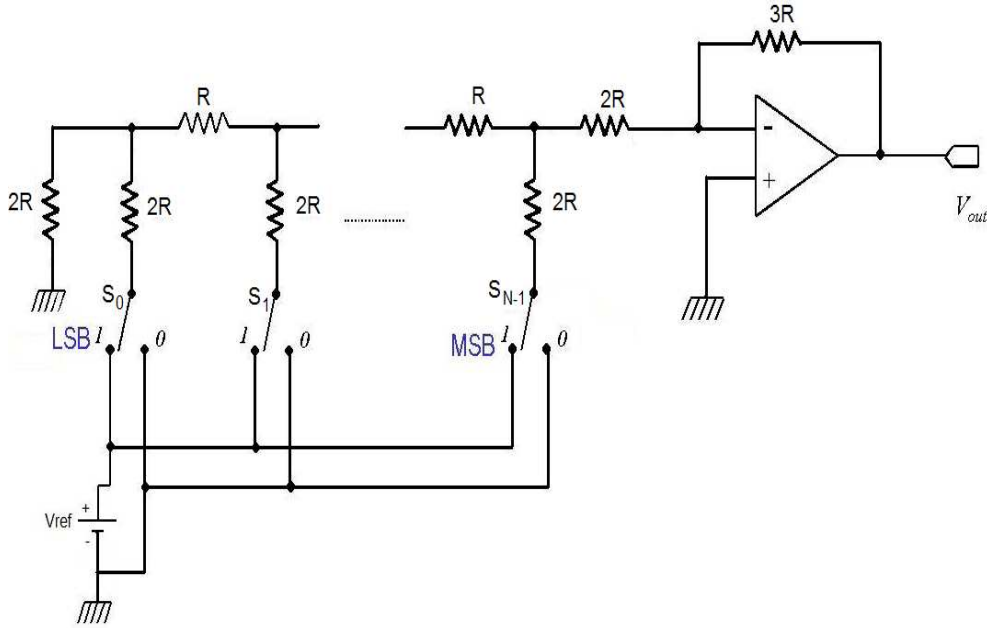
Nella figura riportata precedentemente si presuppone che si debba agire su un solo attuatore per il controllo di una determinata grandezza fisica (velocità, posizione, ecc.).

In tal caso i dati digitali elaborati dal sistema a microprocessore sono trasformati in dati analogici con un convertitore D/A e, dopo essere stati opportunamente filtrati se necessario, sono amplificati ed inviati all'attuatore.

Convertitore DAC a resistenze pesate



Convertitore DAC R-2R



Ad es. per n=3

$$V_{out} = -V_{ref} \cdot \left(\frac{S_2}{2^1} + \frac{S_1}{2^2} + \frac{S_0}{2^3} \right) = -\frac{V_{ref}}{2^3} (S_2 \cdot 2^2 + S_1 \cdot 2^1 + S_0 \cdot 2^0)$$

Interfaccia Sistema μP Convertitore D/A

Se il convertitore D/A è già dotato di LATCH interni, il dato sul bus dati del sistema a microprocessore è inviato al DAC (convertitore D/A) altrimenti si utilizza una interfaccia d'uscita costituita da flip-flop di tipo D. La utilizzazione dei LATCH è legata alla necessità di dover mantenere in uscita il dato fornito dalla CPU per tempi più o meno lunghi.

Il convertitore effettua la trasformazione digitale-analogica del dato a N bit memorizzato dai LATCH.

Logica di controllo

Normalmente la logica di controllo è costituita da semplici circuiti di decodifica, e in alcuni casi di temporizzazione, che debbono fornire i segnali di abilitazione per il circuito di LATCH dal convertitore D/A.

Filtro

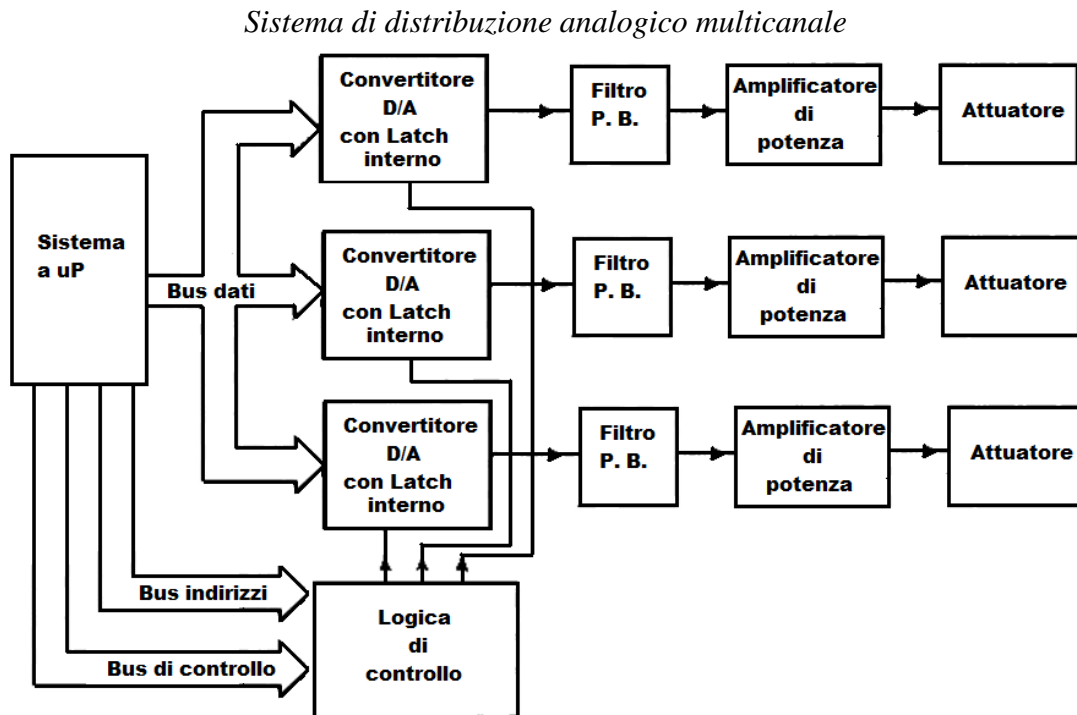
Tenendo presente che il DAC fornisce in uscita un segnale a gradini e non un vero segnale analogico, è necessario utilizzare un filtro passa-basso per ricostruire la grandezza analogica in modo appropriato, eliminando le componenti di alta frequenza dovute alle discontinuità presenti nel segnale.

Il filtro deve possedere una curva di risposta il più possibile piatta all'interno della sua banda passante, e la frequenza di taglio, deve essere tale da lasciare transitare tutte le frequenze necessarie per una buona ricostruzione del segnale.

Preamplificatore e amplificatore di potenza

Il segnale in uscita dal convertitore DAC o dal filtro non è in grado di controllare direttamente l'attuatore che in genere è un dispositivo che richiede per il funzionamento correnti e tensioni elevate. Occorre eseguire su di esso un processo di amplificazione.

A volte si procede prima ad una preamplificazione e poi ad un'amplificazione di potenza. La gamma di dispositivi di amplificazione utilizzati è molto varia e dipende in particolare dal tipo di attuatore da controllare. Si possono utilizzare amplificatori a BJT, MOSFET di potenza a SCR o TRIAC, o di tipo integrato con specifiche caratteristiche.



Sistema di distribuzione analogico multicanale

In questa struttura vengono utilizzati tanti convertitori quanti sono gli attuatori da controllare. Se vengono adoperati DAC con LATCH interno, la logica di controllo deve fornire per ciascuno di essi un segnale distinto che abilita la memorizzazione del dato presente sul BUS DATI del sistema sul convertitore a cui è destinato. Nel caso in cui i LATCH siano esterni al convertitore i segnali di controllo non agiscono direttamente sul DAC ma sui LATCH stessi.

La struttura di una catena a multicanale è semplificata se vengono utilizzati integrati che contengono al loro interno più convertitori D/A.

Caratteristiche dei convertitori D/A

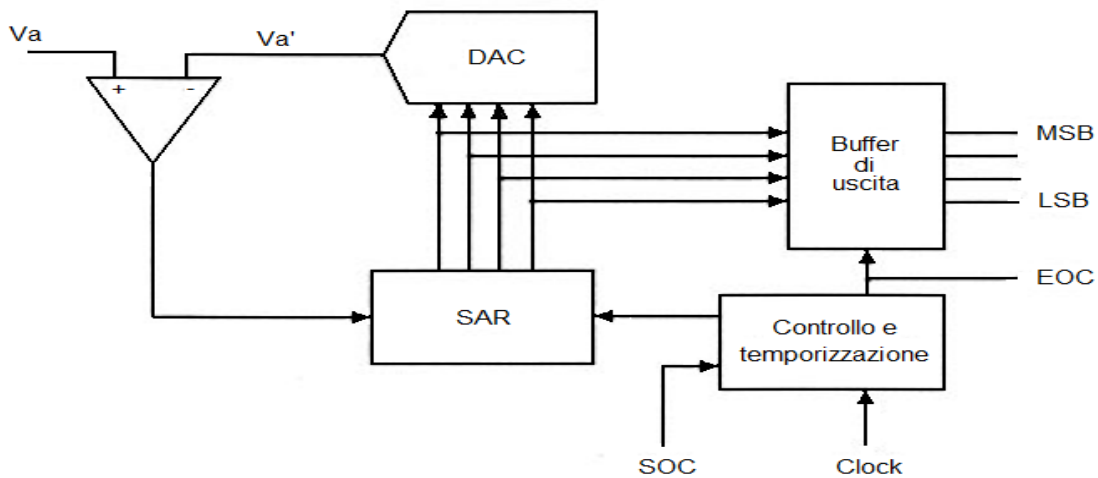
I parametri da considerare per valutare la prestazione di un convertitore D/A sono:

- Risoluzione: è il numero di livelli di tensione o di corrente distinti che il convertitore è in grado di produrre in uscita.
- Tempo di assestamento: è il tempo necessario perché dopo un cambiamento del codice d'ingresso, l'uscita del DAC si stabilizzi entro una specifica banda di errore.
- Glitch: è un disturbo di forma impulsiva che si presenta in uscita

- quando c'è la variazione del codice in ingresso.
- Errori di offset: è l'errore dovuto allo scostamento del valore ideale zero in uscita quando in ingresso è applicato il codice digitale zero.
 - Errore di guadagno: provoca una variazione della pendenza della curva di risposta del convertitore rispetto a quella ideale.
 - Errore di non linearità integrale: è lo spostamento dell'uscita dalla retta tra lo zero ed il fondo scala

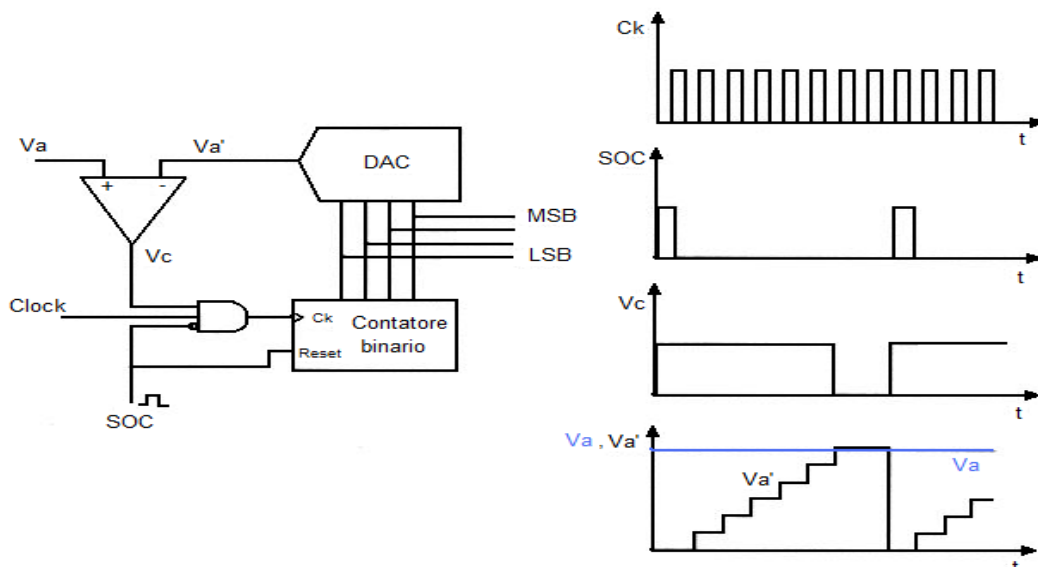
Convertitori ADC ad approssimazioni successive

Questo metodo di conversione è il più diffuso in quanto consente un buon compromesso fra velocità di conversione e risoluzione.



Dopo il comando di conversione (SOC) il registro SAR si trova nello stato $B_3B_2B_1B_0=1000$. Questo dato immesso nel DAC fornisce il primo livello analogico $Va' = V_{ref}/2$ da confrontare con il segnale Va . Se $Va > Va'$ il bit più significativo (MSB) rimane alto, altrimenti si porta a 0. Al segnale di clock, viene portato ad 1 il secondo bit e si ripete il procedimento per tutti i bit. La fine della conversione viene segnalata dal blocco di temporizzazione con EOC e l'uscita può essere letta. Con questa tecnica si richiedono n cicli di clock per convertire una tensione di ingresso in un dato ad n bit.

Convertitori ADC a conteggio



Il comando di conversione SOC inizializza il sistema azzerando il contatore tramite l'ingresso di *Reset* e abilitando successivamente, tramite la porta AND, il conteggio degli impulsi di clock. L'uscita del contatore, convertita dal DAC, fornisce una tensione V_a crescente con andamento a gradinata, per questo motivo viene anche chiamato convertitore a rampa digitale. Quando questa tensione raggiunge e supera lievemente il valore di V_a , il comparatore commuta portando V_c a 0 e disabilitando il conteggio. Il numero di impulsi conteggiati dal contatore è proporzionale a V_a e il tempo di conversione dipende dal valore di V_a .

Per una data frequenza di campionamento e per un dato numero di bit d'uscita, il convertitore a conteggio richiede una frequenza di clock molto più elevata di quella utilizzata da un convertitore ad approssimazioni successive. Per n bit di uscita occorre prevedere un tempo di conversione pari a $2n$ cicli di clock. Perciò i convertitori a rampa digitale si prestano per applicazioni in cui la frequenza di campionamento sia inferiore a 100 kHz.